

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-287724

(43)Date of publication of application : 19.10.1999

(51)Int.Cl.

G01L 9/12

(21)Application number : 10-088682

(71)Applicant : NAGANO KEIKI CO LTD

(22)Date of filing : 01.04.1998

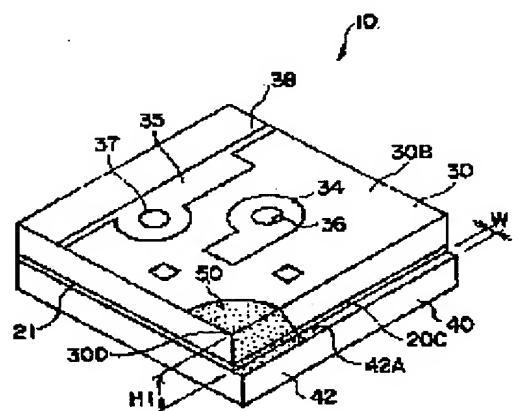
(72)Inventor : SEKIMORI YUKIMITSU
YOKOYAMA SEIICHI
KAIZE FUMIO

(54) POTENTIAL TAKE-OUT STRUCTURE FOR CHIP AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a potential take-out structure for a chip in which the size can be reduced while avoiding electrical troubles.

SOLUTION: A pressure sensor 10 comprises an extending part 42 formed on a lower glass 40, and a signal take-out part 50 deposited from the upper surface 42A of the extending part 42 to the upper surface 30B of a lower glass 30. The signal take-out part 50 does not touch a circuit board when the pressure sensor 10 is mounted thereon and electrical troubles, e.g. picking up noise from the signal take-out part 50, can be avoided. Since the signal take-out part 50 is formed of a deposition film, the structure for taking out a potential from a diaphragm does not require a significant space and the size of the pressure sensor 10 can be reduced.



LEGAL STATUS

[Date of request for examination]

01.08.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application
converted registration]

[Date of final disposal for application]

[Patent number]

3299715

[Date of registration]

19.04.2002

[Number of appeal against examiner's decision of
rejection][Date of requesting appeal against examiner's decision
of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office



NK/N-0184

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-287724

(43) 公開日 平成11年(1999)10月19日

(51) Int.Cl.⁶

識別記号

F I

G 0 1 L 9/12

G 0 1 L 9/12

審査請求 未請求 請求項の数 9 O L (全 11 頁)

(21) 出願番号 特願平10-88682

(22) 出願日 平成10年(1998)4月1日

(71) 出願人 000150707

長野計器株式会社

東京都大田区東馬込1丁目30番4号

(72) 発明者 関森 幸満

東京都大田区東馬込1-30-4 長野計器

株式会社内

(72) 発明者 横山 誠一

東京都大田区東馬込1-30-4 長野計器

株式会社内

(72) 発明者 海瀬 文男

東京都大田区東馬込1-30-4 長野計器

株式会社内

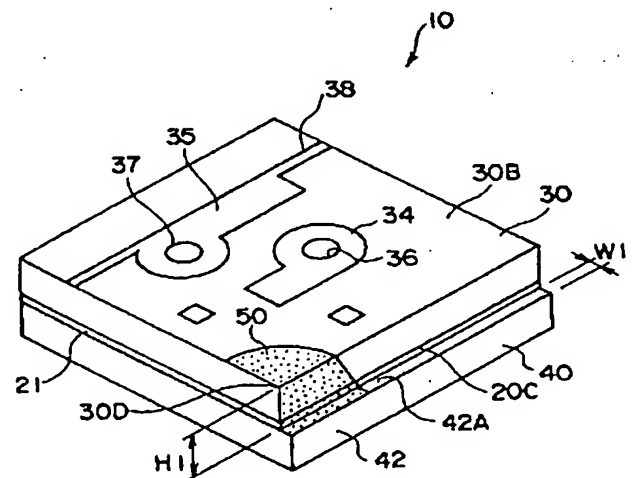
(74) 代理人 弁理士 木下 實三 (外1名)

(54) 【発明の名称】 チップの電位取出構造および製造方法

(57) 【要約】

【課題】 電氣的な障害を避けることができ、かつ小型化が図れるチップの電位取出構造を提供すること。

【解決手段】 圧力センサ10において、下ガラス40に延出部42を設け、延出部42の上面42Aから上ガラス30の上面30Bにかけて蒸着膜による信号取出部50を設ける。従って、信号取出部50は、圧力センサ10を回路基板等にマウントした際にこの回路基板と接触せず、信号取出部50からノイズを拾うような電氣的障害を避けることができる。また、信号取出部50を蒸着膜によって形成するので、ダイアフラムから電位を取り出す構造としては特にスペースを必要とせず、圧力センサ10の小型化を図ることができる



【特許請求の範囲】

【請求項 1】 積層された少なくとも二枚の基板と、これらの基板間に設けられた電極とを備え、前記各基板のうちの一方の基板の表面には前記電極から引き出された信号取出部が設けられているチップの電位取出構造であって、

前記チップを構成する各基板のうちの他方の基板には前記一方の基板の側面よりも面内方向に延出した延出部が設けられ、この延出部における前記一方の基板側の面から当該一方の基板の前記表面にかけて導電性を有する蒸着膜が形成され、この蒸着膜が前記延出部側に露出した前記電極と導通する前記信号取出部になっていることを特徴とするチップの電位取出構造。

【請求項 2】 請求項 1 に記載のチップの電位取出構造において、前記チップは、当該チップが複数個一体に形成された積層ウェーハを各々に切断することで製造されるとともに、この積層ウェーハの切断は、前記一方の基板側から前記電極が露出する深さで溝を設ける溝加工と、前記蒸着膜の形成の後に前記溝の幅よりも小さい幅で当該溝の幅方向のほぼ中央をその長手方向に沿って切断する本切断とによって行われ、前記延出部は、それらの溝加工および本切断の加工位置の相違によって設けられ、このようにして設けられた延出部の幅寸法は、この延出部から前記一方の基板の表面までの高さ寸法の 0.1 ～ 0.9 倍であることを特徴とするチップの電位取出構造。

【請求項 3】 積層された少なくとも二枚の基板と、これらの基板間に設けられた電極とを備え、前記各基板のうちの一方の基板の表面には前記電極から引き出された信号取出部が設けられているチップの電位取出構造であって、

前記チップを構成する各基板のうちの他方の基板は、他のチップを構成する他方の基板と一体に設けられ、前記各チップの一方の基板同士は、互いに溝を介して前記一体に設けられた他方の基板上に間隔を空けて積層され、この溝の底面から前記各一方の基板の表面にかけて導電性を有する蒸着膜が形成され、この蒸着膜が前記溝の幅方向のほぼ中央から前記各チップ側に各々分割され、分割された各蒸着膜が前記溝内に露出した前記電極と導通する各チップ毎の前記信号取出部になっていることを特徴とするチップの電位取出構造。

【請求項 4】 請求項 3 に記載のチップの電位取出構造において、前記溝の幅寸法は、深さ寸法の 0.5 ～ 2.0 倍であることを特徴とするチップの電位取出構造。

【請求項 5】 請求項 1 ～ 4 のいずれかに記載のチップの電位取出構造において、前記チップは、前記各基板間に間隔を空けて弾性変形可能に設けられたダイアフラムと、このダイアフラムにおける前記一方の基板との対向面に設けられた前記電極とを備えた圧力センサであることを特徴とするチップの電位取出構造。

【請求項 6】 積層された少なくとも二枚の基板と、これらの基板間に設けられた電極とを備え、前記各基板のうちの一方の基板の表面には、前記電極から引き出された信号取出部が設けられているチップの製造方法であって、

前記チップが複数個一体に形成された積層ウェーハを製作した後、この積層ウェーハに前記チップの境界に沿って前記一方の基板側から前記電極が露出する深さで溝を設け、次いで、切欠部を有するカバーを前記積層ウェーハにあてがって前記溝の一部および当該溝の両側に位置する前記チップの一部を前記切欠部から露出させ、前記切欠部に向かって導電性を有する蒸着材料を蒸発させて供給することにより、前記溝の底面、溝の両側面、および前記両側のチップの前記一方の基板上に跨る蒸着膜を形成し、この後、前記溝の幅よりも小さい幅で当該溝の幅方向のほぼ中央から前記蒸着膜を前記各チップ側に各々分割し、これによって分割された前記各蒸着膜を前記溝内に露出した前記電極と導通させて各チップ毎の前記信号取出部を設けることを特徴とするチップの製造方法。

【請求項 7】 請求項 6 に記載のチップの製造方法において、前記積層ウェーハに少なくとも四つの前記チップを互いの角部が寄せ合わさるように形成しておき、前記溝を前記四つのチップが二つずつに分かれるように設け、前記カバーの切欠部から前記溝の一部および前記四つのチップの前記角部に対応する部位を露出させ、前記蒸着によって前記四つのチップに跨る各蒸着膜を形成し、この後、前記溝および当該溝と交差する方向に沿ってその蒸着膜を分割して各チップ毎の前記信号取出部を設けることを特徴とするチップの製造方法。

【請求項 8】 請求項 6 または請求項 7 に記載のチップの製造方法において、前記蒸着膜の分割を切断刃物で行い、この切断刃物で前記蒸着膜の分割に引き続いて前記他方の基板を切断することを特徴とするチップの製造方法。

【請求項 9】 請求項 6 ～ 8 のいずれかに記載のチップの製造方法において、前記溝の幅寸法は、深さ寸法の 0.5 ～ 2.0 倍であることを特徴とするチップの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、チップ（素子）の電位取出構造および製造方法に係り、例えば圧力、加速度、流量、温度等を計測するセンサとして用いられるチップの電位取出構造および製造方法に関する。

【0002】

【背景技術】例えば、静電容量型の圧力センサとして用いられるチップとして、特願平 8-235387 号に記載されたものが提案されている。このチップは、図 12 に示すように、導電性を有するシリコンダイアフラム 2

3

00と、このダイアフラム200の周囲の厚肉部に接合された上ガラス201および下ガラス202とで構成されており、下ガラス202の圧力導入口から印加された圧力で上ガラス201および下ガラス202間の空隙内に設けられたダイアフラム200が撓み、ダイアフラム200とこれに対向する上ガラスの一対の電極（図示せず）との間の静電容量が変化し、この変化量が電気的に処理されることで圧力が計測されるようになっている。

【0003】このため、上ガラス201の上面には、この上ガラス201の各電極の電位をスルーホールを通して取り出すための各信号取出部203、204と、ダイアフラム200の電位をチップの側面を通して取り出すための信号取出部205が設けられ、これらの信号取出部203～205と信号処理用の回路基板とが例えばワイヤーボンディング等で結線されるようになっている。

【0004】このような信号取出部203～205のうち、特にダイアフラム200用に設けられた信号取出部205は、上ガラス201上に予め設けられた端子205Aとチップの側面に露出したシリコン層とを導電性を有する蒸着膜205Bで導通させることで形成されている。

【0005】

【発明が解決しようとする課題】しかしながら、従来のチップでは、以下のような問題が生じる。すなわち、図12に示すように、信号取出部205では、これを形成している蒸着膜205Bがチップ（下ガラス202）の下端縁にまで及んでいるため、チップを回路基板にマウントした時に、蒸着膜205Bと回路基板とが接触し、ノイズを拾い易くなる。

【0006】このことに対し、蒸着時の治具等を工夫し、蒸着膜205Bが下ガラス201の下端縁まで及ばないようにすることも可能であるが、治具の構造が複雑になり、チップの装着に手間がかかる。しかも、チップを治具に装着する際には、小さなチップをピンセット等で慎重に取り扱う必要があるうえ、チップは一枚のウェーハから数百個のレベルで得られることから、全てのチップを装着し終わるのに膨大な時間がかかる。

【0007】そこで、それらの電気的な障害や作業性の問題を解決するためには、図13に示すように、素子に切欠部206を設けることも考えられる。このような素子は、ウェーハを製造する際、予め上ガラス201に開口部を穿設しておくとともに、ウェーハの状態でその開口部からシリコン層を露出させておき、そして、開口部を通る位置でウェーハを切断することで得られる。この素子では、切欠部206によって露出したシリコン層の上面を信号取出部として利用することにより、蒸着膜自体を不要にでき、蒸着時に行う治具へ装着作業も不要にできる。

【0008】しかし、図13に示す構造の素子では、シリコン層と上ガラス201との接合強度を確保するため

4

に、シリコン層の露出部をダイアフラム周囲の厚肉部（図12参照）に設けることができず、厚肉部のさらに外側に設ける必要がある。従って、チップが大型化してしまうという欠点がある。このことは、四角形の上、下ガラス201、202に対応させてダイアフラムも四角形とし、ダイアフラムの面積をより大きくして応答性を良好にしようとする場合に、特に顕著な問題として現れる。

【0009】そして、大型化の問題を解決するためには、切欠部206の基となる開口部を極力小さく設け、ウェーハの状態でその開口部めがけて蒸着を行い、これによって開口部内に露出したシリコン層と蒸着膜とを導通させ、ダイアフラムの電位を上ガラス（ウェーハの上面）に取り出すことも考えられる。しかし、このような方法では、図14に示すように、上ガラス201に開口部207を設けた際、その下端周縁で欠損が生じやすく、蒸着膜205Bが開口部207の内面とシリコン層との間で連続しないことがある。

【0010】本発明の目的は、電気的な障害を避けることができ、かつ小型化が図れるチップの電位取出構造を提供することにある。また、本発明の他の目的は、前記電位取出構造を備えたチップを効率よく製造でき、かつ確実に導通させて信頼性を高めることができるチップの製造方法を提供することにある。

【0011】

【課題を解決するための手段】本発明のチップの電位取出構造は、積層された少なくとも二枚の基板と、これらの基板間に設けられた電極とを備え、各基板のうちの一方の基板の表面に電極から引き出された信号取出部が設けられているチップの電位取出構造であって、チップを構成する各基板のうちの他方の基板に、一方の基板の側面よりも面内方向に延出した延出部を設け、この延出部における一方の基板側の面から当該一方の基板の表面にかけて導電性を有する蒸着膜を形成し、この蒸着膜を延出部側に露出した電極と導通した信号取出部にすることを特徴とする。

【0012】このような本発明においては、他方の基板側に延出部を設けて、この延出部の前記一方の基板側の面から当該一方の基板の表面にかけて蒸着膜を形成するから、蒸着膜が他方の基板の端縁（電極から離間した側の端縁の意、以下についても同様）まで及ばない。従って、チップをその端縁側を下方にして回路基板等にマウントしても、基板と蒸着膜とが接触せず、ノイズを拾うような電気的障害が避けられる。また、信号取出部を蒸着膜によって形成するので、図13に示すような切欠部206を設ける必要がなく、また、延出部は僅かな幅寸法で設ければよいから、チップの小型化が図れる。

【0013】この際、延出部の幅寸法を延出部から前記一方の基板の表面までの高さ寸法の0.1～0.9倍にすることが望ましい。

10

20

30

40

50

【0014】また、本発明のチップの電位取出構造は、チップを構成する各基板のうちの他方の基板を、他のチップを構成する他方の基板と一体に設け、各チップの一方の基板同士を、互いに溝を介して前記一体に設けられた他方の基板上に間隔を空けて積層し、この溝の底面から前記各一方の基板の表面にかけて導電性を有する蒸着膜を形成し、この溝の幅方向のほぼ中央から切削して蒸着膜を各チップ側に各々分割し、分割された各蒸着膜を溝内に露出した電極と導通した各チップ毎の信号取出部にすることを特徴とする。

【0015】このような本発明によれば、複数のチップが一体となった複合チップが形成されるが、このような場合でも、前記各一方の基板間に設けられた溝の底面すなわち一体とされた前記他方の基板上から前記各一方の基板の表面にかけて蒸着膜を形成するため、やはり、蒸着膜が他方の基板の端縁に及ばず、電氣的障害が避けられ、また、図13の構造を用いて複合チップを製造する場合に比して、小型化が図れる。

【0016】そして、この際には、溝の幅寸法を深さ寸法の0.5～2.0倍にすることが望ましい。

【0017】さらに、以上のチップの電位取出構造において、チップを、各基板間に間隔を空けて弾性変形可能に設けられたダイアフラムと、このダイアフラムにおける一方の基板との対向面に設けられた前述の電極とを備えた圧力センサとしてもよい。

【0018】一方、本発明のチップの製造方法は、以上の電位取出構造を備えたチップの製造方法である。具体的には、複数のチップが一体に形成された積層ウェーハを製作した後、この積層ウェーハに前記チップの境界に沿って一方の基板側から電極が露出する深さで溝を設け、次いで、切欠部を有するカバーを積層ウェーハにあてがって溝の一部および当該溝の両側に位置するチップの一部を切欠部から露出させ、切欠部に向かって導電性を有する蒸着材料を蒸発させて供給することにより、溝の底面、溝の両側面、および両側のチップの前記一方の基板上に跨る蒸着膜を形成し、この後、溝の幅よりも小さい幅で当該溝の幅方向のほぼ中央から蒸着膜を各チップ側に各々分割し、これによって分割された各蒸着膜を溝内に露出した電極と導通させて各チップ毎の前記信号取出部を設けることを特徴とする。

【0019】このような本発明の製造方法においては、積層ウェーハに溝を設けた後、この積層ウェーハの状態で行って各チップの信号取出部を設けるため、個々のチップを治具に装着していた従来に比して取り扱いが容易となり、蒸着作業にかかる時間が大幅に短縮される。そして、積層ウェーハの状態で行って溝を設けることで、一方の基板に図14に示すような開口部207を予め設ける必要がない。このことにより、一方の基板に欠損が生じることもなく、電極と溝の側面とに跨る連続した蒸着膜が確実に形成され、信頼性が向上する。

【0020】また、本発明の製造方法では、積層ウェーハに少なくとも四つのチップを互いの角部が寄せ合わさるように形成しておき、溝をそれらの四つのチップが二つずつに分かれるように設け、カバーの切欠部から溝の一部および前記四つのチップの角部に対応する部位を露出させ、蒸着によって四つのチップに跨る各蒸着膜を形成し、この後、溝および当該溝と交差する方向に沿ってその蒸着膜を分割して各チップ毎の前記信号取出部を設けてもよい。

【0021】さらに、以上の製造方法において、蒸着膜の分割を切断刃物で行い、この切断刃物で蒸着膜の分割に引き続いて他方の基板を切断してもよく、こうすることで、個々のチップが積層ウェーハから効率よく取り出せるようになる。なお、複数のチップが一体となった複合チップを製造する場合には、前記溝以外の境界部分で積層ウェーハを切断すればよい。

【0022】そして、以上の製造方法においても、溝の幅寸法を深さ寸法の0.5～2.0倍にすることが望ましい。

【0023】

【発明の実施の形態】以下、本発明の各実施の形態を図面に基いて説明する。

【第1実施形態】図1は、本実施の形態に係る電位取出構造が適用されたチップとしての圧力センサ10を示す全体斜視図、図2は、図3、図5の略1-1線に沿って切断した端面図、図3は、圧力センサ10の分解斜視図である。なお、各図においては、各構成部材の形状等の特徴を図示し易いように、その厚さ寸法の比率等を変えてある。

【0024】図1～3において、圧力センサ10は、圧力を静電容量の変化として検出する静電容量型の圧力センサであり、弾性変形可能なダイアフラム20と、このダイアフラム20周囲の厚肉部21に陽極接合された上、下ガラス30、40とから構成され、ダイアフラム20および上、下ガラス30、40間には所定の空隙が形成されている。すなわち、ダイアフラム20は、上、下ガラス30、40に対して間隔を開けて配置され、厚肉部21を介して上、下ガラス30、40と陽極接合されている。

【0025】ダイアフラム20は、導電性が付与されたシリコンからなり、ダイアフラム20および厚肉部21が一体となって一つの電極を形成している。このダイアフラム20において、上ガラス30と対向する対向面20Aは、厚肉部21の上面21Aよりも一段低く凹んでおり、下ガラス40と対向する対向面20Bは、厚肉部21の下面21Bよりも図中高くなって（凹んで）いる。このダイアフラム20は、例えば、約0.1mm厚のシリコンから各延出部分がホトレジスト加工等によりエッチングされて形成されている。なお、限定されるものではないが、対向面20Aから厚肉部21の上面21

Aまでの段差寸法は、例えば、約2～8 μ m程度、対向面20Bから下面21Bまでの段差寸法は、例えば、約80 μ m程度である。

【0026】上ガラス30は、本発明における一方の基板であり、ダイアフラム20と対向する対向面30Aには、図4にも示すように、中央電極31と、この中央電極31を囲む周辺電極32とが設けられている。各電極31、32は、図5にも示すように、上ガラス30の上面（対向面30Aとは反対の面）30Bに設けられた各信号取出部34、35とスルーホール36、37を介して導通し、各電極31、32の電位を各信号取出部34、35に取り出せるようになっている。そして、各信号取出部34、35のうち、周辺電極32と導通した信号取出部35だけが、上ガラス30の対向する両端縁部分まで引き出された引出部38を備えている。

【0027】下ガラス40は、略中央位置に設けられた圧力導入口41を備えており、この圧力導入口41から圧力が印加されるようになっている。このような下ガラス40の一側面側には、ダイアフラム20および上ガラス30の側面よりも面内方向に延出した延出部42が設けられている。そして、この延出部42の幅寸法W1は、高さ寸法H1の0.1～0.9倍、より好ましくは高さ寸法H1の0.2～0.6倍とされている。0.1倍よりも小さいと、後述する積層ウェーハを回転する切断刃で切断して圧力センサ10を得る際に、切断刃がダイアフラム20の厚肉部21および上ガラス30の各側面に近づき過ぎるため、切断によって生じるガラス粉が良好に排出されず、それらの側面に影響を与える可能性がある。反対に、0.9倍よりも大きいと、圧力センサ10の大きさが大きくなってしまい、一枚の積層ウェーハから得られる数量が大幅に減って生産性が低下する。

【0028】以上の各構成部材からなる圧力センサ10では、図1、図3、図5に示されるように、上面30Bの角部30Dにダイアフラム20の一側面20C（図1、図3参照）から引き出された信号取出部50が設けられ、ダイアフラム20の電位を取り出せるようになっている。この信号取出部50は、下ガラス40に設けられた延出部42の上面42A（図1）から上ガラス30の上面30Bにかけて蒸着されたアルミ、金、チタン等の導電性を有する金属蒸着膜で形成されている。

【0029】このような圧力センサ10では、圧力導入口41に圧力が印加されると、ダイアフラム20が湾曲するように弾性変形し、ダイアフラム20と上ガラス30の中央電極31および周辺電極32との間の距離が変化し、その距離に応じて静電容量が変化し、これにより圧力測定を行う。この際、ダイアフラム20の変位は中央近辺が大きく、周辺部が小さいため、ダイアフラム20と上ガラス30の中央電極31および周辺電極32との間の静電容量とに差が生じ、両者の差異を測定することにより、温度等の変化に基づく誤差を校正するととも

に、ノイズ等を取り除き、より正確に圧力を検出する。なお、この圧力センサ10は、いわゆるゲージ圧（大気圧をゼロとしたときの、大気圧に対する差圧）センサであり、ダイアフラム20および上ガラス30間の空隙部分は、中央電極31、周辺電極32の各スルーホール36、37を通じて大気開放されている。

【0030】次に、圧力センサ10の製造手順を説明する。圧力センサ10は、図6および図7に示すシリコンウェーハ70、および上、下ガラスウェーハ80、90を互いに陽極接合して積層ウェーハ60を製作した後、この積層ウェーハ60に形成された複数のチップ単体61を、図7中に点線で示す切断位置87に従って各々に切断することにより製造される。

【0031】具体的には、まず、シリコンウェーハ70を、エッチング等により複数のダイアフラム20が一体に形成されたものとしておく。また、上ガラスウェーハ80に、スルーホール36、37、中央電極31、周辺電極32、信号取出部34、35、引出部38をアルミ等の金属蒸着およびエッチング等により設け、上ガラスウェーハ80を複数の上ガラス30が一体に形成されたものとしておく。そして、下ガラスウェーハ90に、複数の圧力導入口41を設け、複数の下ガラス40が一体に形成されたものとしておく。ここで、これらシリコンウェーハ70の各ダイアフラム20、上ガラスウェーハ80の各上ガラス30、および下ガラスウェーハ90の各下ガラス40は、各ウェーハ70、80、90が積層されたとき、各々が圧力センサ10のチップ単体61を構成するように、互いに対応した位置に設けられている。

【0032】この際、図7に示すように、チップ単体61毎に設けられた各引出部38は一方に連続するようになり、この一方の端部を印加部82（図6参照）に引き出しておく。また、上ガラスウェーハ80に陽極接合用電極38を設ける。この陽極接合用電極38は、引出部38と平行な切断位置87のうちの信号取出部34間を通る切断位置87Aに対応した一連の幹線電極部83Aと、この幹線電極部83A（切断位置87A）と交差する切断位置87Bに対応した複数の支線電極部83Bとによって骨状に設けられている。ただし、支線電極部83Bは引出部38と交わることはない。そして、陽極接合用電極83の一方の端部を前述の印加部82とは反対側に設けられた印加部85（図6参照）に引き出しておく。

【0033】次いで、図6に示すように、下ガラスウェーハ90、シリコンウェーハ70、および上ガラスウェーハ80を、導電性を有する陽極接合用の載置台100上に順に積層した後、導線101を印加部82と上ガラスウェーハ80の開口部86に露出したシリコンウェーハ70とに接触させ、導線102を別の印加部85と載置台100とに接触させ、導線101側がプラス、導線

102側がマイナスとなるように、各導線101、102間に約400℃の高温下で約400Vの電圧を印加し、各ウェーハ70、80、90を陽極接合する。

【0034】この陽極接合の後、以下の手順で、センサチップ61にダイアフラム20用の信号取出部50を形成する。まず、積層ウェーハ60を載置台100から取り出し、図7に二点鎖線で示すように、陽極接合用電極83（幹線電極部83A）の幅寸法よりも十分に大きい所定の刃幅寸法を有する切断刃等で切断位置87Aに沿って溝加工を行い、図8に示す溝110を設けるとともに、幹線電極部83Aを削り取る。この際、溝110は、下ガラスウェーハ90を若干削り取る深さで設けられており、溝110の内面にはシリコンウェーハ70および上ガラスウェーハ80の切断面70A、80Aがそれぞれ露出するようになる。また、溝110の幅寸法W2は、深さ寸法D1の0.5~2.0倍、より好ましくは深さ寸法D1の0.7~1.3倍とされている。0.5倍よりも小さいと、溝110の幅が小さ過ぎて蒸着金属が底まで確実に入り込まず、2.0倍よりも大きいと、チップ単体61間の幅が大きくなり、やはり一枚の積層ウェーハ60から得られる圧力センサ10の数量が大幅に減る。なお、本実施形態では、前述した延出部42の高さ寸法H1と溝110の深さ寸法D1は、実質的に同じである。

【0035】次に、図9、図10に示すように、四つのチップ単体61（圧力センサ10）の互いの角部30D（図1、図3、図5）が近接する部位に、二点鎖線で示すカバーとしてのメタルマスク113の丸孔切欠部114を対応させ、各チップ単体61の一部を露出させる。そして、積層ウェーハ60および図示しない蒸着ノズルの一方を鉛直軸回りに回転させるか、あるいは両方を互いに反対方向に回転させるかしながら、切欠部114に対して例えば上方斜め45°方向から前述の蒸着材料を蒸発させて供給する（図9中の点線矢印参照）。これにより、溝110底面、両側面すなわちシリコンウェーハ70の各切断面70Aおよび上ガラスウェーハ80の各切断面80A、および切欠部114から露出していたチップ単体61に蒸着膜120が形成される。この蒸着膜120の膜厚寸法は、限定されるものではないが、例えば、2.4μm程度である。さらに、この状態の積層ウェーハ60を400℃程度でシンタリングし、蒸着膜120とシリコンウェーハ70との密着や電氣的接合を強固にする。

【0036】この後、溝110を加工した切断刃よりも刃幅寸法の小さい別の切断刃（例えば、図9中の一点鎖線で示す切りしろに対応した刃幅の切断刃）を用い、蒸着膜120を溝110の幅方向の中央位置すなわち切断位置87Aに沿って下ガラスウェーハ90ごと切断（本切断）するとともに、同じ切断刃を用いて他の全ての切断位置87に沿って積層ウェーハ60を切断する。これ

によって、蒸着膜120を四分割し、分割された各々の蒸着膜がダイアフラム20と導通した信号取出部50となる。また、その切断作業により、積層ウェーハ60からチップ化された圧力センサ10が取り出されると同時に、特に溝110の中央を切断することで圧力センサ10に延出部42が設けられる。なお、この切断作業（本切断）時に用いられる切断刃の前記刃幅寸法は、陽極接合用電極83の幅寸法よりも若干大きく、切断位置87Bに沿って切断した際に陽極接合用電極83の支線電極83Bも完全に取り除かれる。以上により、圧力センサ10が完成する。

【0037】このような本実施の形態によれば、以下のような効果がある。

1) 圧力センサ10において、下ガラス40には延出部42が設けられ、この延出部42の上面42Aから上ガラス30の上面30Bにかけて蒸着膜が設けられているから、この蒸着膜によって形成される信号取出部50は、圧力センサ10を回路基板等にマウントした際にその回路基板と接触せず、信号取出部50を通してノイズを拾うような電氣的障害を避けることができる。

【0038】2) 信号取出部50を蒸着膜によって形成するので、図12に示すような切欠部206を設ける必要がなく、また、延出部42の幅寸法W1は僅かであるため、圧力センサ10の小型化を図ることができる。

【0039】3) 延出部42の幅寸法W1は高さ寸法H1の0.1倍以上であるため、本切断を行う際には、回転刃とシリコンウェーハ70および上ガラスウェーハ80の各切断面70A、80Aとの間に十分な隙間が形成され、この隙間に切断時に生じるガラス粉が入り込んでも、切断中に用いられる超純水等によって確実に排出でき、それらの切断面70A、80Aに設けられた蒸着膜120を傷つける心配がない。また、幅寸法W1が高さ寸法H1の0.9倍以下であることにより、圧力センサ10の大きさがさほど大きくなり、一枚の積層ウェーハ60から十分な数量の圧力センサ10を得ることができる。

【0040】4) 圧力センサ10の信号取出部50は、積層ウェーハ60に溝110を設けた後、この積層ウェーハ60の状態では蒸着を行って設けられるため、個々の圧力センサ10を治具に装着していた従来に比して取り扱いを容易にでき、蒸着作業にかかる時間を大幅に短縮できる。このため、圧力センサ10のコストを格段に削減できる。

【0041】5) 積層ウェーハ60の状態では溝110を設けることで、上ガラスウェーハ80に図13に示すような開口部207を予め設ける必要がなく、上ガラスウェーハ80に欠損が生じることもない。従って、シリコンウェーハ70および上ガラスウェーハ80の各切断面70A、80Aに跨る連続した蒸着膜120が確実に形成されるから、圧力センサ10とした場合のダイアフラ

ム 20 の電位を確実に取り出すことができ、信頼性を向上させることができる。また、チップ化後の取り扱いを少なくすることにより、スルーホール 36、37 や圧力導入口 41 から塵等の異物が入り込むのを抑えることができ、圧力センサ 10 の歩留まりを向上させることができる。

【0042】6) 溝 110 において、幅寸法 W2 は深さ寸法 D1 の 0.5 倍以上であるから、蒸着金属を溝 110 の底まで確実に及ぼすことができ、均一な膜厚寸法の蒸着膜 120 を得ることができる。また、幅寸法 W2 が深さ寸法 D1 の 2.0 倍以下であるため、チップ単体 61 間の幅がさほど大きくならず、やはり一枚の積層ウェーハ 60 から十分な数量の圧力センサ 10 を得ることができる。

【0043】7) 蒸着膜 120 は四つのチップ単体 61 に跨って設けられるため、蒸着作業を効率よく行うことができる。また、蒸着膜 120 を各チップ単体 61 に分割する作業と、下ガラスウェーハ 90 を本切断する作業とを連続して行うから、切断作業も効率よく行える。

【0044】〔第 2 実施形態〕図 11 には、本発明の第 2 実施形態に係る圧力センサ 130 が示されている。圧力センサ 130 は、第 1 圧力センサ 131 および第 2 圧力センサ 132 を備えた差圧型であり、いわゆる複合チップの形態とされている。なお、本実施形態において、第 1 実施形態と同じ構成部材には同一符号を付し、それらの説明を省略する。

【0045】このような圧力センサ 130 では、第 1、第 2 圧力センサ 131、132 のベースとなる一体の下ガラス 134 を備え、第 1 実施形態で説明した延出部 42 が設けられていない。また、各信号取出部 50 は、角部ではなく互いに対向する辺縁の中央付近に蒸着された蒸着膜で形成されている。そして、図示を省略するが、第 1、第 2 圧力センサ 131、132 では、ダイアフラム 20 の面積、形状、厚さ寸法、あるいはそれらのいずれかが相違しており、ダイアフラム 20 の剛性比をかえることで異なる圧力レンジに対応できるようになっている。

【0046】この圧力センサ 130 では、第 1 実施形態で説明した製造手順のうち、溝 110 を設ける行程までは同じである。その後は、図 9、図 10 に示すメタルマスク 113 の切欠部 114 の位置を第 1 実施形態とは変えて蒸着し（溝 110 に沿ってずらす）、蒸着膜を形成する。次いで、この蒸着膜を分割するのに十分な深さの分割溝 133 を溝 110 の底に設け、これによって各信号取出部 50 を形成する。さらに、図 7 における切断位置 87A 以外の切断位置 87、すなわち各チップ単体 61 の境界であって溝 110 に対応しない境界で本切断し、これによって第 1、第 2 圧力センサ 131、132 を備えた圧力センサ 130 を得る。従って、第 1、第 2 圧力センサ 131、132 の間には、短く切断された溝

110 がそのまま存在し、その幅寸法は、深さ寸法の 0.5~2.0 倍である。

【0047】このような本実施形態でも、溝 110 の底面から、すなわち一体とされた下ガラス 134 の上部から両方の上ガラス 30 の上面 30B にかけて蒸着膜が形成されるため、やはりこの蒸着膜で設けられる各信号取出部 50 が下ガラス 134 の下端縁にまで及ばず、圧力センサ 130 を回路基板等にマウントした際の電氣的障害を避けることができる。また、図 13 の構造を用いて圧力センサ 130 を製造する場合に比して、小型化を図ることができる。つまり、第 1 実施形態と同様な構成により、前述した 1)~6) の効果を得ることができる。

【0048】なお、本発明は前記各実施の形態に限定されるものではなく、本発明の目的を達成できる他の構成等を含み、以下に示すような変形等も本発明に含まれる。例えば、前記各実施形態では、溝 110 が下ガラスウェーハ 90 を若干削り取る深さで設けられていたが、シリコンウェーハ 70 と下ガラスウェーハ 90 との境界や、シリコンウェーハ 70 と上ガラスウェーハ 80 との境界など、電極となるシリコンウェーハ 70 が露出する深さに設けられればよい。

【0049】前記第 1 実施形態では、信号取出部 50 が一側面を通して設けられていたが、図 12 の従来例に示すように、互いに直角をなす二つの側面に跨って信号取出部を設けてもよく、どのような形態にするかは、製造方法に応じて任意に決められてよい。要するに、信号取出部が延出部 42 の上面 42A よりも上ガラス 30 側に設けられていれればよい。

【0050】前記第 2 実施形態では、圧力センサ 130 が第 1、第 2 圧力センサ 131、132 から構成されていたが、さらに多くの圧力センサを一体化された下ガラス基板を用いて設けた場合でも本発明に含まれる。また、第 1、第 2 圧力センサ 131、132 において、各信号取出部 50 を第 1 実施形態と同様に角部に設けてもよく、このような場合には、隣接する圧力センサ 130 にも同時に信号取出部 50 を設けることができ、効率的である。

【0051】本発明の請求項 1 に係るチップの信号取出部としては、チップ化後の蒸着を行って設けられた場合でも含まれる。そして、本発明の請求項 3 および請求項 6 に係る電位取出構造および製造法では、蒸着された蒸着膜を切断によって各チップ毎に分割する必要はなく、例えば、溝内に微細な幅のマスキングを施しておくことで分割してもよい。

【0052】また、前記各実施形態では、ダイアフラム 20 自身が電極とされていたが、例えばダイアフラムが絶縁体である場合には、半導体プロセス等の技術により、このダイアフラムに導電性の薄膜を形成する等して電極を設けてもよい。さらに、本発明に係る電極は、ダイアフラム自身やダイアフラムに設けられた電極に限ら

ず、多層構造とされたチップの中間層に配置された電極であればよい。従って、本発明に係るチップの電位取出構造は、圧力センサの他、加速度、流量、温度等を計測する各種センサは勿論のこと、センサ以外のチップにも適用できる。

【0053】

【発明の効果】以上に述べたように本発明のチップの電位取出構造によれば、電気的な障害を避けることができ、かつ小型化を図ることができるという効果がある。

【0054】また、本発明のチップの製造方法によれば、前記電位取出構造を備えたチップを効率よく製造でき、かつ確実に導通させて信頼性を高めることができるという効果がある。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係る電位取出構造が適用されたチップを示す全体斜視図である。

【図2】前記チップの図3、図5の略I-I線に沿った断面の端面図である。

【図3】前記チップを示す分解斜視図である。

【図4】前記チップを構成する部材の下面図である。

【図5】前記構成部材の平面図であり、図4を左右方向に反転した図である。

【図6】前記チップの製造方法を説明するための斜視図である。

【図7】図6の要部を拡大して示す平面図である。

【図8】前記チップの製造方法を説明するための正面図である。

【図9】前記チップの製造方法を説明するための拡大し

た断面図である。

【図10】前記チップの製造方法を説明するための拡大した平面図である。

【図11】本発明の第2実施形態に係る電位取出構造が適用されたチップを示す全体斜視図である。

【図12】従来技術を示す斜視図である。

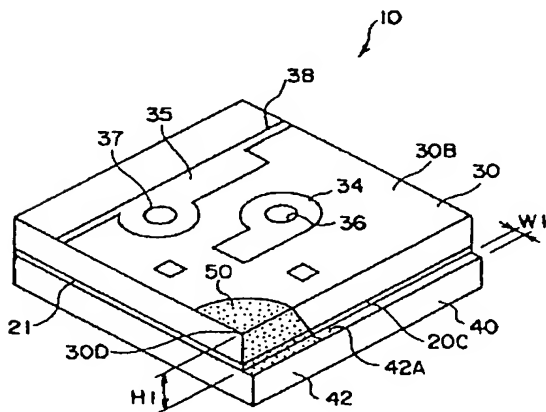
【図13】他の従来技術を示す斜視図である。

【図14】さらに他の従来技術を示す断面図である。

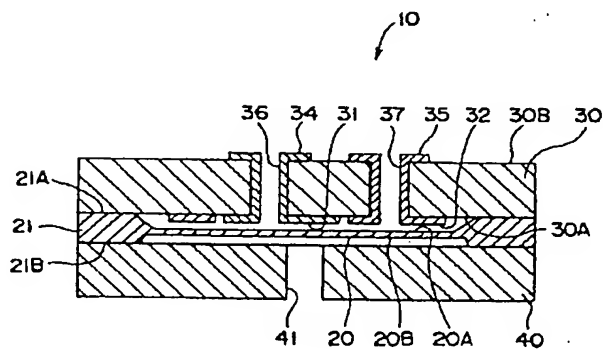
【符号の説明】

10	10, 131, 132	チップである圧力センサ
	20	電極であるダイアフラム
	20A, 30A	対向面
	30	一方の基板である上ガラス
	30B	一方の基板の表面である上
	面	
	40	他方の基板である下ガラス
	42	延出部
	50	信号取出部
	60	積層ウェーハ
20	87	切断位置
	113	カバーであるメタルマスク
	114	切欠部
	110	溝
	120	蒸着膜
	D1	深さ寸法
	H1	高さ寸法
	W1, W2	幅寸法

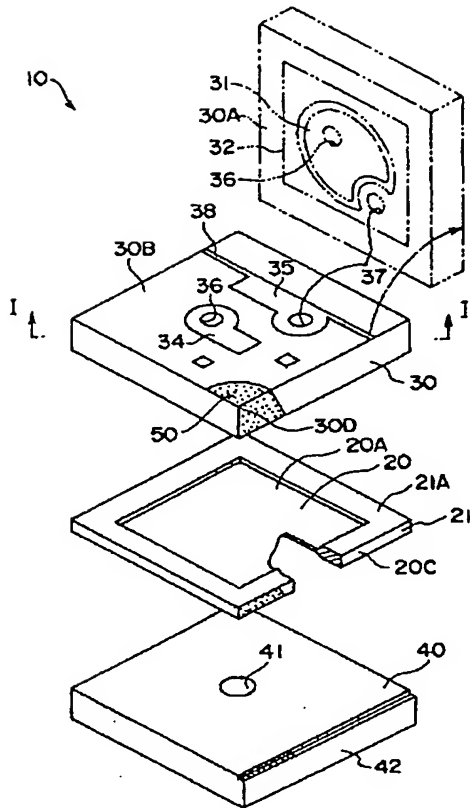
【図1】



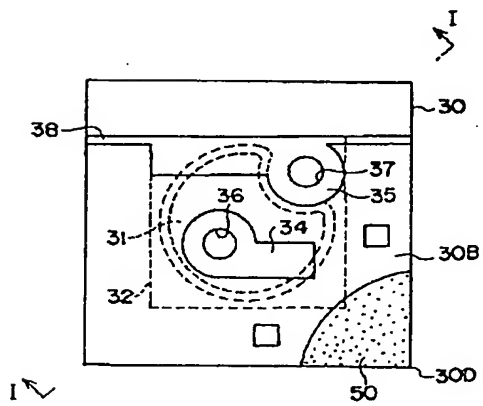
【図2】



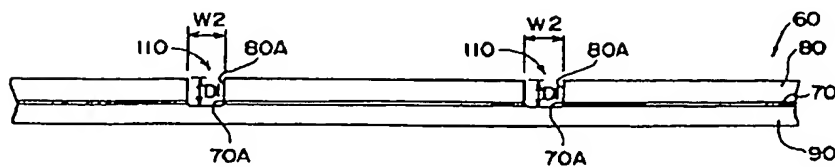
【図 3】



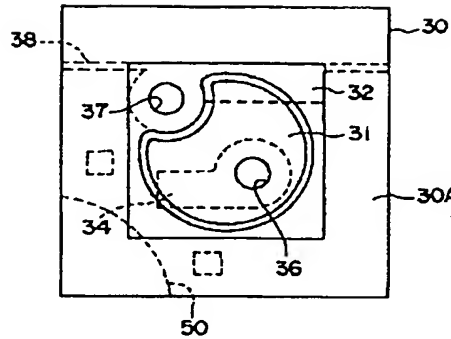
【図 5】



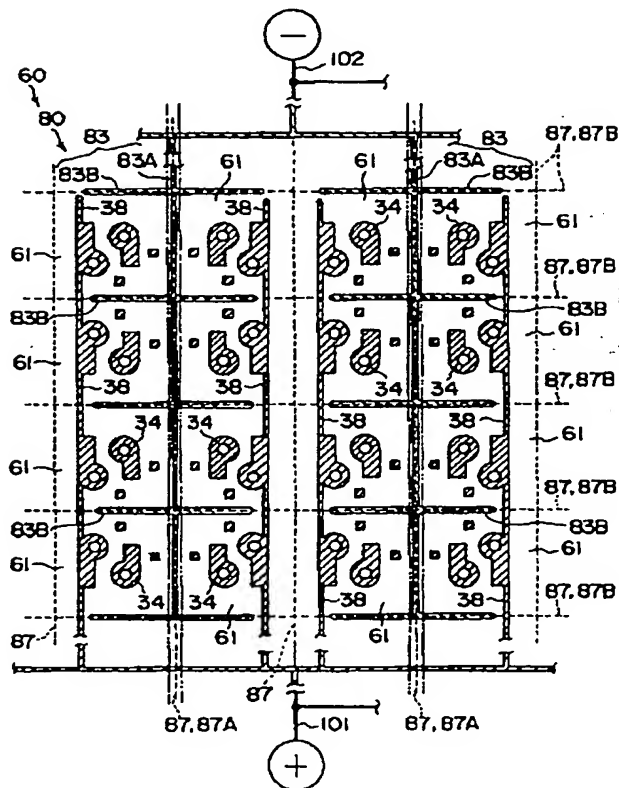
【図 8】



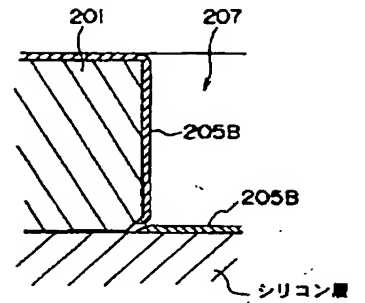
【図 4】



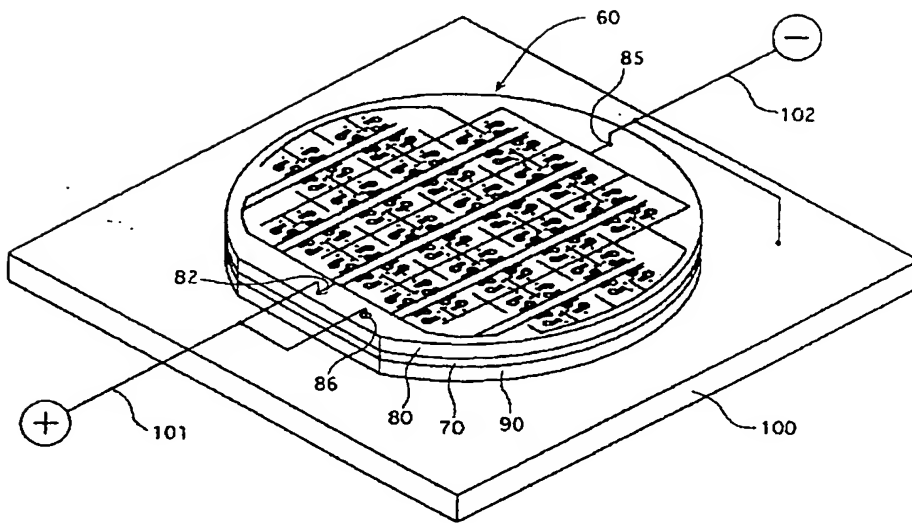
【図 7】



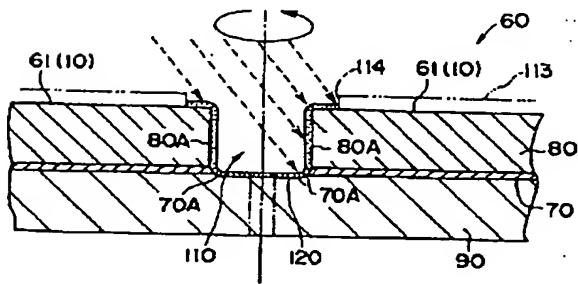
【図 14】



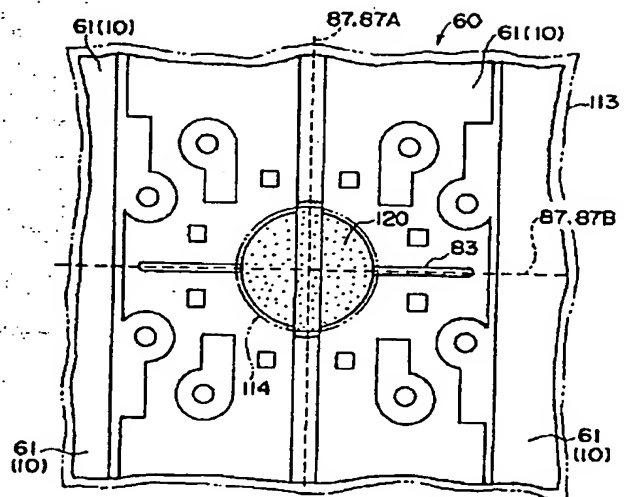
【図 6】



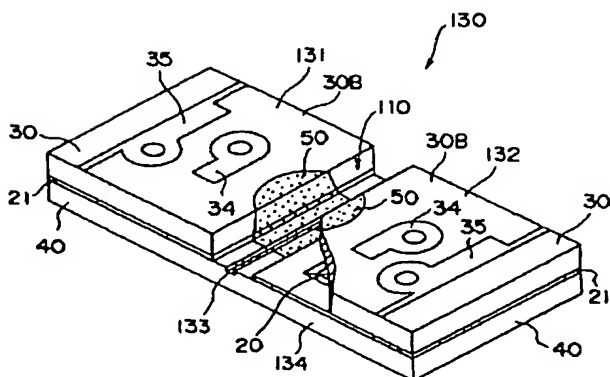
【図 9】



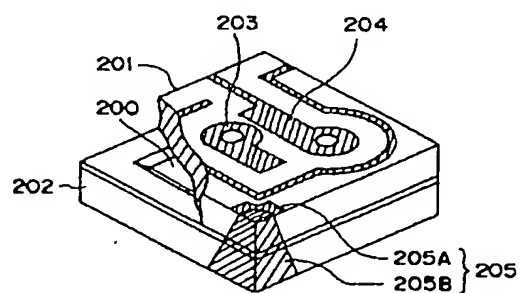
【図 10】



【図 11】



【図 12】



【図 13】

